

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-121570

(43)Date of publication of application : 18.05.1993

(51)Int.Cl.

H01L 21/90
H01L 21/3205

(21)Application number : 03-279434

(71)Applicant : NEC CORP

(22)Date of filing : 25.10.1991

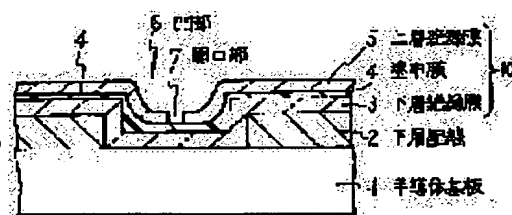
(72)Inventor : TAKADA TOSHIKI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To enhance the yield of a semiconductor device and prevent the device from delayed switching and from malfunctioning by installing an opening section which discharges a gaseous body generated from a coated film to an upper insulation film which constitutes an interlaminar insulation film in a recess.

CONSTITUTION: A lower wiring layer 2 is formed on a semiconductor board 1 made of silicon or the like. There is installed an interlaminar insulation film 10 which comprises a lower layer insulation film 3, a coated film 4 and an upper layer insulation film 5 thereon. Especially, an opening section 7 is installed on the upper layer insulation film 5 so as to emit a gaseous body. Therefore, the gaseous body which remains on the coated film 4 deposited in a recess 6 between the lower layer wiring 2 is released from the opening section to emit the gaseous body during the heat treatment in a subsequent process, which eliminates the need to expand the upper layer wiring because of the expansion of the gaseous body. This construction makes it possible to enhance the yield of semiconductor devices and further prevent the device from delayed switching and from malfunctioning.



LEGAL STATUS

[Date of request for examination] 31.10.1995

[Date of sending the examiner's decision of rejection] 17.02.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-121570

(43)公開日 平成5年(1993)5月18日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/90	P	7353-4M		
21/3205		7353-4M	H 0 1 L 21/ 88	K

審査請求 未請求 請求項の数1(全 4 頁)

(21)出願番号 特願平3-279434

(22)出願日 平成3年(1991)10月25日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 ▲高▼田 稔秋

東京都港区芝五丁目7番1号日本電気株式会社内

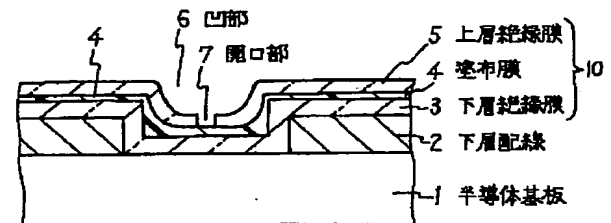
(74)代理人 弁理士 内原 晋

(54)【発明の名称】 半導体装置

(57)【要約】

【構成】下層配線2の凹部6上に層間絶縁膜より発生する残留気体を放出する開口部7を有している。

【効果】開口部より層間絶縁膜内の残留気体を放出できるため、半導体装置の歩留りが向上し、スイッチングスピードの遅れや誤動作が生じなくなる。



【特許請求の範囲】

【請求項1】 凹部が形成された半導体基板上に塗布膜を中間層とする三層構造の層間絶縁膜を有する半導体装置において、凹部における前記層間絶縁膜を構成する上層絶縁膜には、前記塗布膜より発生する気体を放出するための開口部が設けられていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に関し、特に下層配線と上層配線を分離する層間絶縁膜の構造に関する。

【0002】

【従来の技術】 半導体装置の多層配線は、層間絶縁膜を挟んで下層配線と上層配線が形成された構造となっており、この層間絶縁膜に形成されたスルーホールを介して電気的に接続されている。しかし、半導体装置を製造する過程で、半導体基板上に素子形成の加工による凹凸や、配線工程による凹凸が形成される。そのため、これらの段部を横切る配線は、断線やくびれが生じ易い。特に下層配線上を層間絶縁膜を介して横切る上層配線に断線やくびれの発生が多い。

【0003】 最近、これらの不具合を防止するため層間絶縁膜を下層と上層に分け、その間に平坦化を目的とする塗布膜を塗布装置によって形成する方法が行なわれている。例えば図2に示すように、シリコン等の半導体基板1上に下層配線2を形成したのち、酸化シリコン膜等からなる下層絶縁膜3を形成する。次で、塗布装置により塗布液を半導体基板表面に塗布し、その後熱処理を行ない、塗布液に含まれているアルコール成分を蒸発させ塗布膜4を形成したのち上層絶縁膜5を形成し、これら3層からなる層間絶縁膜10を形成するという方法が行なわれている。このようにすると、凹部6に塗布液が多くなり、全体として、平坦性が良くなる。段差が大きい場合は、前述した方法を数回繰り返すことにより平坦性は向上する。

【0004】

【発明が解決しようとする課題】 上述した従来の半導体装置においては、集積度があがり微細化が進むにつれて、配線間隔及び配線幅も狭くなってきており、このため配線間の凹部にたまる塗布液の量も多くなっている。従って塗布膜4より発生する気体の量が増加し、それが原因となって後工程の熱の加わる工程で、図2に示したように、上層絶縁膜5にふくらみ8が形成され、さらには、破裂し飛んでしまうという不具合が発生するようになった。

【0005】 このふくれ現象は、配線間の凹部ばかりでなく、各素子の形成過程に発生するパターン間の凹部からも発生が確認されている。この現象が発生すると、後工程のパターンくずれの原因になる。例えば破裂して飛ん

2

だ上層絶縁膜は、パーティクルとして基板表面に付着し、さらに残った穴はくぼみとなり、その上に形成されるパターンは、形状異常を起こしている。

【0006】 この上層絶縁膜のふくらみは、主に円形をなしており、図3に示すように、上層絶縁膜の厚さが厚くなるほど、その直径が大きくなる。このことは、上層絶縁膜の強度と熱のかかる工程で塗布膜4から出てくる気体の圧力とのバランスによって決まると考えられる。

【0007】 また、下層配線と上層配線とを電気的に接続するために、上層絶縁膜の上面から下層配線の上面が露出するまで層間絶縁膜をエッチングすることによって形成するスルーホールは、その側面より塗布膜から発生した気体が突出し、それが原因となって、下層配線と上層配線の界面で電気的にオープンになったり、スルーホール抵抗の増加による特性の悪化が起こっている。例えば、スルーホール抵抗が増加すると、半導体装置の出力ローレベルが高くなり、次の回路の入力でハイレベルと感ずるという誤動作を生じさせたり、配線容量と電気抵抗の積である時定数が大きくなるため、スイッチングスピードを遅らせたりする。

【0008】 このように、現在、層間絶縁膜がますます緻密化していく傾向にあるため、逃げ場を失った層間絶縁膜内の気体が後工程の熱処理によって、上層絶縁膜をふくらませ、パターンくずれを起こしたり、下層配線と上層配線の電気的な接続に悪影響を及ぼすため、半導体装置の歩留り、信頼性及び性能を著しく低下させるという問題点がある。

【0009】

【課題を解決するための手段】 本発明の半導体装置は、凹部が形成された半導体基板上に塗布膜を中間層とする三層構造の層間絶縁膜を有する半導体装置において、凹部における前記層間絶縁膜を構成する上層絶縁膜には、前記塗布膜より発生する気体を放出するための開口部が設けられているものである。

【0010】

【実施例】 次に、本発明について図面を参照して説明する。図1は本発明の一実施例の断面図である。

【0011】 図1において、シリコン等からなる半導体基板1上には、下層配線2が設けられ、その上には下層絶縁膜3と塗布膜4及び上層絶縁膜5からなる層間絶縁膜10が設けられている。そして特に上層絶縁膜5には気体放出のための開口部6が設けられている。この実施例は、下層配線間の凹部6に、上層絶縁膜5の上面より塗布膜4に届くように開口部7を設けたものである。

【0012】 このように構成された実施例によれば、下層配線の間の凹部6にたまった塗布膜4に残留する気体が、後工程の熱処理時に気体放出用の開口部7より逃げ出すため、気体の膨張によって上層配線をふくらませることもなくなり、パターンくずれが抑制される。また、スルーホールからの気体の突出もなくなり、スルーホー

3

ルのオープンや抵抗の増加もなくなる。

【0013】次に実施例の製造方法を説明する。まず、所望の工程をへた半導体基板1上に、アルミニウムからなる下層配線2をホトリソグラフィ技術により形成する。次に、下層配線2を含む半導体基板上に下層絶縁膜3を堆積する。次にその上に塗布装置により、塗布膜4を形成する。

【0014】塗布装置は通常半導体基板上に塗布液を滴下し、その後高速回転させることにより、半導体基板上に塗布膜を形成する装置である。従って、半導体基板上の凹部6に塗布液が多くなり塗布膜4の膜厚が厚く、反対に凸部は塗布液がほとんどのらないため、塗布膜4の膜厚が薄く形成され、全体として平坦性が良くなる。塗布液は、無機系のものと有機系のものがあるが、いずれもアルコールでうすめてある。

【0015】次に、塗布膜4上に上層絶縁膜5を堆積する。次にホトリソグラフィ技術により、気体放出用の開口部7を形成する。この開口部7は、下層配線と下層配線の間の凹部6にまた、上層配線が通らない位置に設計することが望ましい。さらに、この開口部のパターンは、正方形、長方形、円形とどのような形にしても良い。

【0016】開口部の深さは、塗布膜4に到達する程度にエッチングして形成する。例えば、上層絶縁膜5の膜厚を $0.5\mu\text{m}$ とし下層配線間の凹部にたまっている塗布膜4の膜厚を $0.3\mu\text{m}$ とすると、開口部の深さを $0.65\mu\text{m}$ 狙いにすればよい。このようにすると、開口部7の底面は、塗布膜内に到達し、塗布膜内に残留している気体を熱の加わる工程で、上層絶縁膜5をふくらすことなく、放出することができる。

【0017】しかし、開口部の深さが $0.65\mu\text{m}$ と深いと、エッチングのコントロール性やスルーブット等が悪くなるため層間の配線容量を変わることのないように、下層絶縁膜と上層絶縁膜の合計の膜厚を同じにして、下層絶縁膜の膜厚を厚くし上層絶縁膜の膜厚を $0.15\mu\text{m}$ 程度まで薄くすると、開口部の深さを $0.3\mu\text{m}$ と浅くすることができる。そのため、エッチングのコントロール性やスルーブット等を改善することができる。この場合、上層絶縁膜の膜厚を $0.15\mu\text{m}$ と薄くしたため、ふくれに対する強度が低下するが、塗布膜内

4

の気体が開口部より容易に逃げだすため、ふくれることはなくなる。

【0018】また、気体放出用の開口部を形成する工程を新たに設けず、下層配線と上層配線を接続するために、層間絶縁膜にスルーホールを形成する工程で代用することもできる。

【0019】開口部7は下層配線間でしかも上層配線の通らない位置に1個以上設けることが望ましい。しかし、やむおえず電源配線のような太い上層配線を通さなければならぬ場合は、開口部をこの太い配線の内部に配置することが望ましい。このようにすることにより開口部で、上層配線にふくらみによる穴が生じたとしても太い配線の一部であるため、問題にならなくなるためである。

【0020】

【発明の効果】以上説明したように本発明によれば、微細化が進み、配線間又は、素子の凹部にたまる塗布液の量が多くなり、層間絶縁膜内に残留する気体が増加したとしても、凹部に気体放出開口部を設けることにより、上層絶縁膜のふくれ又はその破裂がなくなるため、パターンのくずれやスルーホールのオープン及び抵抗増加不良も発生しなくなる。そのため、半導体装置の歩留り及び信頼性が向上する。更にスイッチングスピードの遅れや誤動作を生じさせることなく、半導体装置の微細化を進めることができるため、その効果は大きい。

【図面の簡単な説明】

【図1】本発明の一実施例の断面図。

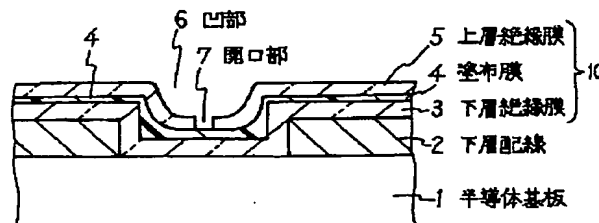
【図2】従来の半導体装置の一例の断面図。

【図3】上層絶縁膜の膜厚とふくれの直径との関係を示す図。

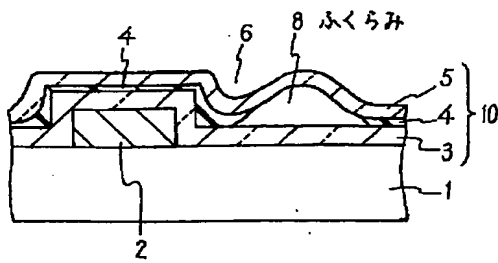
【符号の説明】

- 1 半導体基板
- 2 下層配線
- 3 下層絶縁膜
- 4 塗布膜
- 5 上層絶縁膜
- 6 凹部
- 7 開口部
- 8 ふくらみ

【図1】



【図2】



【図3】

